

Динамическое управление напряжением питания ядра микроконтроллера

А.А. Ухов, В.А. Герасимов, Л.М. Селиванов, Д.К. Кострин, В.А. Симон

*Санкт-Петербургский государственный электротехнический университет
«ЛЭТИ» им. В.И. Ульянова (Ленина)*

Аннотация: В статье рассматривается источник питания ядра микроконтроллера, который позволяет с помощью регулировки напряжения обеспечить необходимый баланс между производительностью и энергопотреблением системы. При применении данного источника напряжение питания ядра зависит от коэффициента заполнения генератора с широтно-импульсной модуляцией. Приведенные выражения позволяют адаптировать предложенный источник для микроконтроллера с произвольным напряжением питания.

Ключевые слова: микроконтроллер, микропроцессорная система, встраиваемая система, стабилизатор, питание ядра, производительность, энергопотребление, система видеонаблюдения, широтно-импульсная модуляция, коэффициент заполнения.

Введение

Широко распространенные встроенные микропроцессорные системы на микроконтроллерах (МК) ARM Cortex-M [1–3] имеют, как правило, незначительное энергопотребление и фиксированное напряжение питания. Однако производительность таких микроконтроллеров может оказаться недостаточной для таких приложений, как, например обработка видеоизображений для систем наблюдения [4, 5] и в таких случаях используются более производительные микроконтроллеры.

Повышение производительности означает и повышение энергопотребления микропроцессорной системы, что требует соответствующей системы питания [6, 7]. Основное внимание при этом необходимо уделить питанию ядра микроконтроллера. Регулировка напряжения питания ядра позволяет обеспечить гибкий баланс между производительностью и энергопотреблением. Повышение напряжения позволяет повысить тактовую частоту и производительность, но при этом ведет к увеличению энергопотребления, что может негативно сказаться на тепловом режиме небольших встроенных систем. Таким образом, наиболее

предпочтительным вариантом конструкции источника питания ядра производительного микроконтроллера, будет стабилизатор с управляемым выходным напряжением.

Требования к такому стабилизатору достаточно простые. Во-первых, при запуске микропроцессорной системы, когда сам микроконтроллер еще не может управлять источником питания, его выходное напряжение должно быть номинальным паспортным. Во-вторых, диапазон регулировки не должен выходить за паспортные границы напряжения питания, чтобы при сбое микропроцессора не возникло критическое изменение напряжения, и микропроцессор не вышел из строя. В-третьих, стоимость такого источника должна быть минимальной.

Разработка источника питания

Предлагаемый источник питания был изначально спроектирован и реализован для специализированного микроконтроллера Hi3518, предназначенного для создания IP камер [8, 9], но может быть применен и для любого другого высокопроизводительного микроконтроллера. Для микропроцессорной системы на базе микроконтроллера Hi3518 требуется несколько источников питания, конструкция большинства из которых достаточно проста и не требует детального анализа. Далее будет рассмотрен управляемый источник питания ядра микроконтроллера.

Источник питания строится на основе двухканального понижающего импульсного синхронного преобразователя TPS62420. Источник питания преобразует входное напряжение 3.3 В, в набор напряжений, необходимых для питания микроконтроллера (рис. 1):

- 1.1 В для питания ядра центрального процессора (цепь +1.1V);
 - 1.8 В, используется, например для питания DDR-памяти (цепь +1.8V_DDR).
-

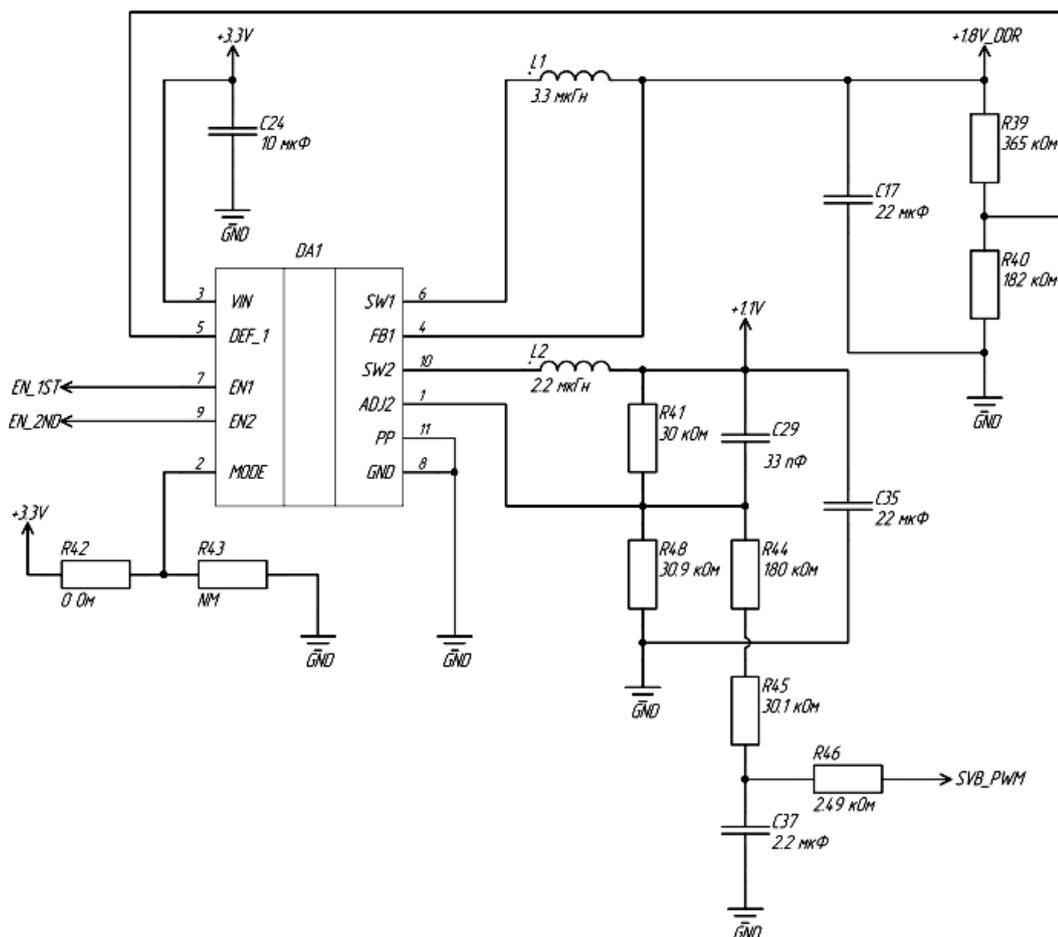


Рис. 1. – Преобразователь 1.8 В, 1.1 В

Порядок подачи напряжений на потребители при включении платы управляется набором цепей EN_1ST и EN_2ND . Данные цепи подключены ко входам EN микросхем TPS62420DRC. При включении питания напряжения этих цепей нарастают по экспоненциальному закону с разной скоростью, в соответствии с постоянными времени дополнительных внешних RC-цепочек. Сначала подается напряжение питания DDR-памяти, затем – ядра.

Динамическое изменение напряжения питания ядра центрального процессора реализовано при помощи генератора с широтно-импульсной модуляцией (ШИМ) [10], имеющегося практически в любом микроконтроллере, и формирующего сигнал цепи SVB_PWM . Ниже приведен расчет, который позволяет оценить реальное напряжение цепи $+1.1V$ в зависимости от коэффициента заполнения такого ШИМ сигнала.

В качестве исходных данных в расчет введены:

- напряжение логической единицы V_{oh} и нуля V_{ol} ШИМ (приняты равными 0 и 3.3 В);
- номинальное опорное напряжение V_{ref} микросхемы TPS62420DRC (0.6 В);
- величина верхнего $R41$ и нижнего $R48$ резистора в делителе петли обратной связи (ОС) регулятора напряжения (30, 30.9 кОм);
- суммарное сопротивление R_{ins} , через которое вольтодобавка инжектируется в цепь обратной связи регулятора TPS62420DRC (последовательно 180 и 30.1 кОм, $R44,45$ на рис. 1).

С учетом введенных обозначений, запишем:

$$V_{oh} = 3.3 \text{ В}; V_{ol} = 0 \text{ В}; V_{ref} = 0.6 \text{ В}; R1 = 30 \text{ кОм}; \\ R2 = 30.9 \text{ кОм}; R = 2.49 \text{ кОм}; R_{ins} = (180 + 30.1) \text{ кОм};$$

$$R_{parallel}(a, b) = \frac{1}{(1/a + 1/b)}. \quad (1)$$

Для простоты расчета принято, что фильтр нижних частот (ФНЧ) преобразующий ШИМ-сигнал в напряжение и образованный компонентами $R46$ и $C37$, с точки зрения цепи ОС регулятора и цепи ее вольтодобавки является идеальным источником постоянного напряжения, величина которого пропорциональна коэффициенту заполнения ШИМ.

Служебная функция (1) в выражениях задает формулу для вычисления сопротивления параллельно включенных резисторов.

Расчет крайних режимов работы системы динамической настройки напряжения питания ядра центрального процессора показывает следующее. При отсутствии цепи SVB_PWM (или при ее драйвере, переведенном в Z-состояние) напряжение в цепи +1.1V задается следующим образом:

$$V_{out1} = \frac{V_{ref}}{R2}(R1 + R2); V_{out1} = 1.183 \text{ В}.$$

Если цепь *SVB_PWM* активна (вывод МК настроен на выход) и в ней присутствует постоянный уровень логического нуля (коэффициент заполнения $D = 0\%$), на выходе ФНЧ *R46–C37* по схеме получим нулевое напряжение, и напряжение питания ядра, в соответствии с (1) будет определяться формулой:

$$V_{\text{out2}} = \frac{V_{\text{ref}}}{R_{\text{parallel}}(R2, R + R_{\text{ins}})}(R1 + R_{\text{parallel}}(R2, R + R_{\text{ins}})); V_{\text{out2}} = 1.267 \text{ В.}$$

В этом режиме сопротивление R_{ins} , через которое вводится вольтдобавка, подключается параллельно нижнему резистору *R2* делителя петли ОС регулятора напряжения (резистору *R48*).

Для третьего случая ($D = 100\%$) аналогично получим ток, который потечет через *R* и R_{ins} в *R2*:

$$I_{\text{add}} = \frac{V_{\text{oh}} - V_{\text{ref}}}{R + R_{\text{ins}}}; I_{\text{add}} = 1.27 \cdot 10^{-5} \text{ А.}$$

Ток, который потечет через *R2*:

$$I_{R2} = \frac{V_{\text{ref}}}{R2}.$$

Ток, который потечет через *R1*:

$$I_{R1} = I_{R2} - I_{\text{add}}.$$

Выходное напряжение:

$$V_{\text{out3}} = V_{\text{ref}} + R1 \cdot I_{R1}; V_{\text{out3}} = 0.802 \text{ В.}$$

В общем виде зависимость напряжения питания ядра от коэффициента заполнения ШИМ в цепи *SVB_PWM* можно определить следующим образом. Если считать верхнюю обкладку конденсатора *C37* источником напряжения, управляемым ШИМ, то:

$$V_C(D) = V_{\text{oh}} \frac{D}{100},$$

где D – коэффициент заполнения ШИМ, %.

Тогда ток, который потечет через составной резистор $R_{ins} = R44 + R45$, составит разницу опорного напряжения регулятора V_{ref} и рассчитанного напряжения V_C , деленную на R_{ins} . Ток верхнего резистора в цепи ОС по правилу Кирхгофа окажется равным рассчитанному выше I_{R2} за вычетом тока через R_{ins} , то есть:

$$I_{add}(D) = \frac{V_C(D) - V_{ref}}{R_{ins}}; I_{R1}(D) = I_{R2} - I_{add}(D).$$

Выходное напряжение определится суммой опорного напряжения и падения напряжения на верхнем резисторе цепи ОС регулятора:

$$V_{out}(D) = V_{ref} + R1 \cdot I_{R1}(D).$$

Полученная формула позволяет построить график зависимости напряжения питания ядра центрального процессора от коэффициента заполнения ШИМ в цепи SVB_PWM , представленный на рис. 2.

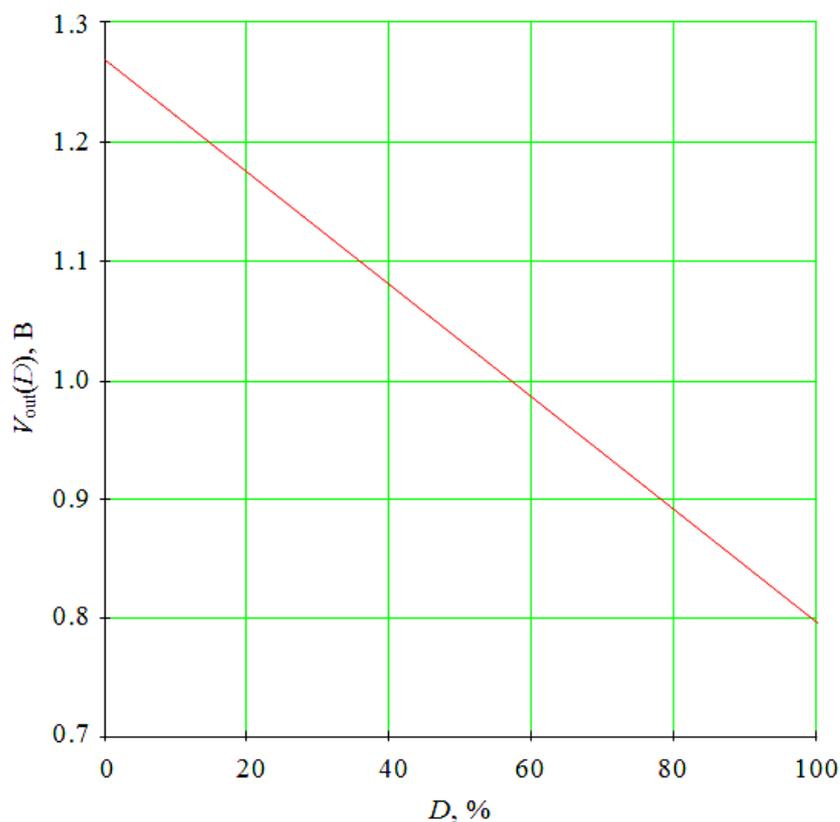


Рис. 2. – График зависимости напряжения питания ядра центрального процессора от коэффициента заполнения ШИМ цепи SVB_PWM

Полученные пределы изменения напряжения питания ядра центрального процессора Hi3518 полностью согласуются с требованиями, приведенными в его технической документации и были подтверждены при испытаниях прототипа устройства.

Заключение

Разработанный источник питания был успешно применен в телевизионной беспроводной камере и позволил обеспечить ее стабильную работу при различной температуре окружающей среды и загрузке процессора. Приведенные выражения позволят в случае необходимости адаптировать предложенный источник питания для микроконтроллера с другим напряжением питания ядра.

Благодарность за финансовую поддержку работы

Работа выполнена в Санкт-Петербургском государственном электротехническом университете «ЛЭТИ» им. В.И. Ульянова (Ленина) в рамках реализации комплексного проекта по созданию высокотехнологичного производства, в соответствии с постановлением Правительства Российской Федерации от 9 апреля 2010 г. № 218, договор № 03.G25.31.0256.

Литература

1. Yiu J. The Definitive Guide to ARM Cortex-M0 and Cortex-M0+ Processors. Oxford: Newnes Books, 2015. 784 p.
2. Yiu J. The Definitive Guide to ARM Cortex-M3 and Cortex-M4 Processors. Oxford: Newnes Books, 2013. 864 p.
3. Martin T. The Designer's Guide to the Cortex-M Processor Family. Oxford: Newnes Books, 2016. 490 p.
4. Морев Н.С., Кострин Д.К., Симон В.А., Ухов А.А. Исследование точности определения положения объекта с применением оптико-

электронной системы наблюдения // Известия СПбГЭТУ «ЛЭТИ». 2019. № 2. С. 5–10.

5. Kostrin D.K., Simon V.A., Uhov A.A. Application of an Automated Optoelectronic System for Determining Position of an Object // Proceedings of the 2019 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering (EIConRus). 2019. pp. 105–109.

6. White E. Making Embedded Systems: Design Patterns For Great Software. Sebastopol: O'Reilly Media, 2011. 328 p.

7. Lacamera D. Embedded Systems Architecture: Explore architectural concepts, pragmatic design patterns, and best practices to produce robust systems. Birmingham: Packt Publishing, 2018. 324 p.

8. Uhov A.A., Gerasimov V.A., Selivanov L.M., Kostrin D.K., Simon V.A. Scientific and Technical Cooperation Between ETU "LETI" and LLC "C.Nord" in the Implementation of Joint Projects // Proceedings of the 2018 XVII Russian Scientific and Practical Conference on Planning and Teaching Engineering Staff for the Industrial and Economic Complex of the Region (PTES). 2019. pp. 51–53.

9. Лыткин А. IP-видеонаблюдение. М.: Security Focus, 2011. 200 с.

10. Щагин А.В., Бодрова А.А., Логвин В.И. Основные методы широкоимпульсной модуляции // Символ науки. 2015. № 11-1. С. 69–72.

References

1. Yiu J. The Definitive Guide to ARM Cortex-M0 and Cortex-M0+ Processors. Oxford: Newnes Books, 2015. 784 p.

2. Yiu J. The Definitive Guide to ARM Cortex-M3 and Cortex-M4 Processors. Oxford: Newnes Books, 2013. 864 p.

3. Martin T. The Designer's Guide to the Cortex-M Processor Family. Oxford: Newnes Books, 2016. 490 p.

4. Morev N.S., Kostrin D.K., Simon V.A., Uhov A.A. Izvestia SPbGETU "LETI". 2019. № 2. pp. 5–10.



5. Kostrin D.K., Simon V.A., Uhov A.A. Proceedings of the 2019 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering (EIConRus). 2019. pp. 105–109.
6. White E. Making Embedded Systems: Design Patterns For Great Software. Sebastopol: O'Reilly Media, 2011. 328 p.
7. Lacamera D. Embedded Systems Architecture: Explore architectural concepts, pragmatic design patterns, and best practices to produce robust systems. Birmingham: Packt Publishing, 2018. 324 p.
8. Uhov A.A., Gerasimov V.A., Selivanov L.M., Kostrin D.K., Simon V.A. Proceedings of the 2018 XVII Russian Scientific and Practical Conference on Planning and Teaching Engineering Staff for the Industrial and Economic Complex of the Region (PTES). 2019. pp. 51–53.
9. Lytkin A. IP-videonabludenie [IP Video Surveillance]. Moscow: Security Focus, 2011. 200 p.
10. Schagin A.V., Bodrova A.A., Logvin V.I. Simvol nauki. 2015. № 11-1. pp. 69–72.